

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Discrete semiconductor devices –
Part 15: Isolated power semiconductor devices**

**Dispositifs discrets à semiconducteurs –
Partie 15: Dispositifs de puissance à semiconducteurs isolés**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

PRICE CODE
CODE PRIX



ICS 31.080.99

ISBN 978-2-83220-704-8

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

CONTENTS

FOREWORD.....	4
1 Scope.....	6
2 Normative references	6
3 Terms and definitions	8
4 Letter symbols	13
4.1 General	13
4.2 Additional subscripts/symbols.....	13
4.3 List letter symbols	13
5 Essential ratings (limiting values) and characteristics	15
5.1 General	15
5.2 Ratings (limiting values)	15
5.3 Characteristics	18
6 Verification of ratings (limiting values)	27
6.1 Isolation voltage between terminals and base plate (V_{isol}).....	27
6.2 Peak case non-rupture current	29
6.3 Maximum terminal current ($I_{T(RMS)}$).....	29
6.4 Surge (non-repetitive) current test (I_{FSM} , I_{TSM})	29
7 Methods of measurement of characteristics.....	29
7.1 Rated partial discharge inception and extinction voltages (V_i) (V_e).....	29
7.2 Parasitic stray inductance between main terminals (L_P).....	30
7.3 Parasitic stray capacitance of functional circuit elements to case (C_P).....	33
7.4 Measuring methods for thermal characteristics	34
7.5 Measuring methods of mechanical characteristics	35
8 Acceptance and reliability.....	36
8.1 General requirements.....	36
8.2 List of endurance tests	37
8.3 Type tests and routine tests of isolated power devices	39
Annex A (informative) Test method for peak case non-rupture current	41
Annex B (informative) Measuring method of the thickness of thermal compound paste	44
Annex C (informative) Climatic parameters and characteristics	45
Annex D (informative) Internal circuit configurations	46
Bibliography.....	47
Figure 1 – Explanation of parasitic inductance L_P	21
Figure 2 – Examples for distributed parasitic stray inductances L_P	21
Figure 3a – Example of a cross-section of an isolated power device mounted on a heat sink, with the temperatures T_{vj} ,... T_a	23
Figure 3b – Model of thermal resistances of circuit elements $R_{th(j-c)}$, $R_{th(c-s)}$, $R_{th(s-a)}$, resp. $Z_{th(j-c)}$, $Z_{th(j-s)}$ and $Z_{th(j-a)}$, schematically	23
Figure 4 – Reference points for measuring the temperatures T_{vj} , T_c , T_{cl} , T_{CD} T_s to be specified for an isolated power device, seen from above.....	25

Figure 5 – Transient thermal impedance $Z_{th(j-c)} = f(t_p)$ of an isolated power semiconductor device as a function of the pulse duration time t_p , elapsed after a step change of applied power dissipation	26
Figure 6 – Basic circuit diagram for isolation breakdown withstand voltage test (“high pot test”) with V_{isol}	27
Figure 7 – Isolation levels of an isolated power device with integrated driver and protection functions	28
Figure 8a – Circuit diagram for measurement of parasitic stray inductances (L_p)	31
Figure 8b – Wave forms	32
Figure 9 – Circuit for the measurement of parasitic stray capacitance C_p of the functional circuit elements to base plate (ground)	33
Figure 10 – Example for reference points for the measurement of T_{cref} and T_{sref} for the thermal resistance of an isolated power semiconductor devices (dual-switch, 62 mm wide) ..	35
Figure 11 – Power cycling (load) capability $N_{f,p}$ versus temperature rise of the junction temperature T_{vj} per load pulse	37
Figure A.1 – Circuit diagram for test of peak case non-rupture current I_{CNR}	41
Figure B.1 – Example of a measuring gauge for a layer of thermal compound paste of a thickness between 5 μm and 150 μm	44
Figure D.1 – Converter circuits containing diodes and/or thyristors	46
Figure D.2 – Inverter circuits containing diodes and/or transistors shown as IGBT	47
Table 1 – Environmental testing	38
Table 2 – Minimum type and routine tests for isolated power semiconductor devices	39
Table C.1 – Classification of climatic environmental conditions, e.g. Class 3K3 and 3K4 (extract, not complete)	45

INTERNATIONAL ELECTROTECHNICAL COMMISSION

DISCRETE SEMICONDUCTOR DEVICES –**Part 15: Isolated power semiconductor devices**

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical specifications, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60747-15 has been prepared by subcommittee 47E, Discrete semiconductor devices of IEC technical committee 47: Semiconductor devices.

This bilingual version (2013-05) corresponds to the monolingual English version, published in 2003-06.

The text of this standard is based on the following documents:

FDIS	Report on voting
47E/236/FDIS	47E/238/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

The French version of this standard has not been voted upon.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

The committee has decided that the contents of this publication will remain unchanged until 2006. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

Withdrawn

DISCRETE SEMICONDUCTOR DEVICES –

Part 15: Isolated power semiconductor devices

1 Scope

This part of IEC 60747 gives the product specific standards, requirements and test methods for isolated power semiconductor devices. These requirements are added to those given in other parts of IEC 60747, IEC 60748 and IEC 60749 for the corresponding non-isolated power devices.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60068-2-6, *Environmental testing – Part 2-6: Tests – Test Fc: Vibration (sinusoidal)*

IEC 60068-2-7, *Environmental testing – Part 2-7: Tests – Test Ga and guidance: Acceleration, steady state*

IEC 60068-2-14, *Environmental testing – Part 2-14: Tests – Test N: Change of temperature*

IEC 60068-2-20, *Environmental testing – Part 2-20: Tests – Test T: Soldering*

IEC 60068-2-27, *Environmental testing – Part 2-27: Tests – Test Ea and guidance: Shock*

IEC 60068-2-47, *Environmental testing – Part 2-47: Test methods – Mounting of components, equipment and other articles for vibration, impact and other similar dynamic tests*

IEC 60068-2-48, *Environmental testing – Part 2-48: Test methods – Guidance on the application of the tests of IEC 60068 to simulate the effects of storage*

IEC 60068-3-4, *Environmental testing – Part 3-4: Supporting documentation and guidance – Damp heat tests*

IEC 60191-4:1999, *Mechanical standardization of semiconductor devices – Part 4: Coding system and classification into forms of package outlines for semiconductor device packages*

IEC 60270:2000, *High voltage test techniques – Partial discharge measurements*

IEC 60319, *Presentation and specification of reliability data for electronic components*

IEC 60664-1:1992, *Insulation coordination for equipment within low-voltage systems – Principles, requirements and tests*

IEC 60721-3-3:1994, *Classification of environmental conditions – Part 3-3: Classification of groups of environmental parameters and their severities – Stationary use at weather-protected locations*

IEC 60747-1:1983, *Semiconductor devices – Discrete devices and integrated circuits – Part 1: General*
Amendment 1 (1991)
Amendment 3 (1996)

IEC 60747-2:2000, *Semiconductor devices – Discrete devices and integrated circuits – Part 2: Rectifier diodes*

IEC 60747-6:2000, *Semiconductor devices – Part 6: Thyristors*

IEC 60747-7:2000, *Semiconductor devices – Part 7: Bipolar transistors*

IEC 60747-8:2000, *Semiconductor devices – Part 8: Field effect transistors*

IEC 60747-9:1998, *Semiconductor devices – Discrete devices – Part 9: Insulated-gate bipolar transistors (IGBTs)*

IEC 60749-5: *Semiconductor devices – Mechanical and climatic test methods – Part 5: Steady-state temperature humidity bias life test*

IEC 60749-6: *Semiconductor devices – Mechanical and climatic test methods – Part 6: Storage at high temperature*

IEC 60749-10: *Semiconductor devices – Mechanical and climatic test methods – Part 10: Mechanical shock*

IEC 60749-12: *Semiconductor devices – Mechanical and climatic test methods – Part 12: Vibration, variable frequency*

IEC 60749-14: *Semiconductor devices – Mechanical and climatic test methods – Part 14: Robustness of terminations (lead integrity)¹*

IEC 60749-15: *Semiconductor devices – Mechanical and climatic test methods – Part 15: Resistance to soldering temperature for through-hole mounted devices¹*

IEC 60749-21: *Semiconductor devices – Mechanical and climatic test methods – Part 21: Solderability¹*

IEC 60749-25: *Semiconductor devices – Mechanical and climatic test methods – Part 25: Rapid change of temperature (air, air)¹*

IEC 60749-26: *Semiconductor devices – Mechanical and climatic test methods – Part 26: Rapid change of temperature (air, air)¹*

IEC 60749-36: *Semiconductor devices – Mechanical and climatic test methods – Part 36: Acceleration, steady-state*

IEC 61287-1:1995, *Power convertors installed on board rolling stock – Part 1: Characteristics and test methods²*

ISO 1302:2002, *Geometrical Product Specifications (GPS) – Indication of surface texture in technical product documentation*

ISO 2768-2:1989, *General tolerances – Part 2: Geometrical tolerances for features without individual tolerance indications*

¹ In preparation.

² A new edition is being prepared.

SOMMAIRE

AVANT-PROPOS	54
1 Domaine d'application	56
2 Références normatives	56
3 Termes et définitions	58
4 Symboles littéraux	63
4.1 Généralités	63
4.2 Symboles et indices supplémentaires	63
4.3 Liste de symboles littéraux	64
5 Valeurs assignées (valeurs limites) et caractéristiques essentielles	65
5.1 Généralités	65
5.2 Valeurs assignées (valeurs limites)	66
5.3 Caractéristiques	69
6 Vérification des valeurs assignées (valeurs limites)	77
6.1 Tension d'isolement entre bornes et embase (V_{isol})	77
6.2 Courant de crête de non rupture de boîtier	79
6.3 Courant maximal aux bornes ($I_{\text{T RMS}}$)	79
6.4 Essai aux surintensités (non-répétitif) (I_{FSM} ; I_{TSM})	79
7 Méthodes de mesure des caractéristiques	80
7.1 Tensions assignées d'apparition et d'extinction de décharge partielle (V_i) (V_e)	80
7.2 Inductance parasite entre bornes principales (L_P)	80
7.3 Capacité parasite entre des éléments de circuit fonctionnel et le boîtier (C_P)	83
7.4 Méthodes de mesure des caractéristiques thermiques	84
7.5 Méthodes de mesure des caractéristiques mécaniques	86
8 Réception et fiabilité	87
8.1 Exigences générales	87
8.2 Liste des essais d'endurance	87
8.3 Essais de type et essais individuels de série de dispositifs de puissance isolés	89
Annexe A (informative) Méthode d'essai du courant de crête de non rupture de boîtier	91
Annexe B (informative) Méthode de mesure de l'épaisseur d'une pâte thermique	94
Annexe C (informative) Paramètres et caractéristiques climatiques	95
Annexe D (informative) Configurations des circuits internes	96
Bibliographie	98
Figure 1 – Explication des inductances parasites L_P	71
Figure 2 – Exemples d'inductances parasites L_P distribuées	71
Figure 3a – Exemple de coupe transversale d'un dispositif de puissance isolé monté sur un dissipateur thermique, avec les températures T_{vj} , ... T_a	73
Figure 3b – Modèle schématisé de résistances thermiques d'éléments de circuit $R_{th(j-c)}$, $R_{th(c-s)}$, $R_{th(s-a)}$, resp. $Z_{th(j-c)}$, $Z_{th(j-s)}$ et $Z_{th(j-a)}$	73

Figure 4 – Points de référence pour la mesure des températures T_{vj} , T_c , T_{cl} , T_{cD} et T_s à spécifier pour un dispositif de puissance isolé, vu de dessus	75
Figure 5 – Impédance thermique transitoire $Z_{th(j-c)} = f(t_p)$ dispositif de puissance à semi-conducteurs isolé en fonction de la durée d'impulsion t_p écoulée après une variation d'échelon de dissipation de puissance appliquée	76
Figure 6 – Schéma du circuit de base pour l'essai de tenue en tension au claquage de l'isolation ("essai d'encapsulation haute tension") avec V_{isol}	78
Figure 7 – Niveaux d'isolement d'un dispositif de puissance avec circuits d'attaque et fonctions de protection intégrés	78
Figure 8a – Schéma de circuit pour la mesure des inductances parasites (L_p)	81
Figure 8b – Formes d'onde	82
Figure 9 – Circuit de mesure de capacité parasite C_p entre les éléments des circuits fonctionnels et l'embase (terre)	83
Figure 10 – Exemple de points de référence pour la mesure de T_{cref} et T_{sref} pour la résistance thermique d'un dispositif de puissance à semi-conducteurs isolé (interrupteur double, 62 mm de large)	85
Figure 11 – Aptitude aux itérations de puissance (charge) M_{fp} en fonction d'une augmentation de la température de jonction T_{vj} par impulsion de charge	88
Figure A.1 – Schéma du circuit pour l'essai du courant de crête de non rupture du boîtier I_{CNR}	91
Figure B.1 – Exemple de calibre de mesure pour couche de pâte thermique d'une épaisseur entre 5 μm et 150 μm	94
Figure D.1 – Circuits convertisseurs contenant des diodes et/ou des thyristors	96
Figure D.2 – Circuits inverseurs contenant des diodes et/ou des transistors représentés comme des IGBT	97
Tableau 1 – Essais d'environnement	89
Tableau 2 – Essais minimum de type et individuels de série pour les dispositifs de puissance à semi-conducteurs isolés	90
Tableau C.1 – Classification des conditions d'environnement, par exemple les classes 3K3 et 3K4 (extrait non exhaustif)	95

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS DISCRETS À SEMICONDUCTEURS –

Partie 15: Dispositifs de puissance à semiconducteurs isolés

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, spécifications techniques, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 60747-15 a été établie par le sous-comité 47E de la CEI, Dispositifs discrets à semiconducteurs, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

La présente version bilingue (2013-05) correspond à la version anglaise monolingue publiée en 2003-06.

Le texte anglais de cette norme est issu des documents 47E/236/FDIS et 47E/238/RVD.

Le rapport de vote 47E/238/RVD donne toute information sur le vote ayant abouti à l'approbation de cette norme.

La version française de cette norme n'a pas été soumise au vote.

La présente publication a été rédigée selon les Directives ISO/CEI, partie 2.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant 2006. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo "*colour inside*" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

Withdrawn

DISPOSITIFS DISCRETS À SEMICONDUCTEURS –

Partie 15: Dispositifs de puissance à semiconducteurs isolés

1 Domaine d'application

La présente partie de la CEI 60747 donne les normes spécifiques au produit, les exigences et les méthodes d'essais relatives aux dispositifs de puissance à semiconducteurs isolés. Ces exigences s'ajoutent à celles données dans d'autres parties de la CEI 60747, de la CEI 60748 et de la CEI 60749 pour les dispositifs de puissance non isolés correspondants.

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60068-2-6, *Essais d'environnement – Partie 2-6: Essais – Essai Fc: Vibrations (sinusoïdales)*

CEI 60068-2-7, *Essais d'environnement – Partie 2-7: Essais – Essais Ga et guide: Accélération constante*

CEI 60068-2-14, *Essais d'environnement – Partie 2-14: Essais – Essai N: Variations de température*

CEI 60068-2-20, *Essais d'environnement – Partie 2-20: Essais – Essai T: Brasage*

CEI 60068-2-27, *Essais d'environnement – Partie 2-27: Essais – Essai Ea et guide: Chocs*

CEI 60068-2-47, *Essais d'environnement – Partie 2-47: Méthodes d'essai – Fixation de composants, matériels et autres articles pour essais dynamiques de vibrations, d'impacts et autres essais similaires*

CEI 60068-2-48, *Essais d'environnement – Partie 2-48: Méthodes d'essai – Guide sur l'utilisation des essais de la CEI 60068 pour simuler les effets de stockage*

CEI 60068-3-4, *Essais d'environnement – Partie 3-4: Documentation d'accompagnement et guide – Essais de chaleur humide*

CEI 60191-4:1999, *Normalisation mécanique des dispositifs à semiconducteurs – Partie 4: Système de codification et classification en formes des boîtiers pour dispositifs à semiconducteurs*

CEI 60270:2000, *Techniques des essais à haute tension – Mesures des décharges partielles*

CEI 60319, *Présentations et spécifications des données de fiabilité pour les composants électroniques*

CEI 60664-1:1992, *Coordination de l'isolement des matériels dans les systèmes (réseaux) à basse tension – Partie 1: Principes, exigences et essais*

CEI 60721-3-3:1994, *Classification des conditions d'environnement – Partie 3-3: Classification des groupements des agents d'environnement et de leurs sévérités – Utilisation à poste fixe, protégé contre les intempéries*

CEI 60747-1 :1983, *Dispositifs à semiconducteurs – Dispositifs discrets et circuits intégrés – Partie 1: Généralités*
Amendement 1 (1991)
Amendement 3 (1996)

CEI 60747-2 :2000, *Dispositifs à semiconducteurs – Dispositifs discrets et circuits intégrés – Partie 2: Diodes de redressement*

CEI 60747-6:2000, *Dispositifs à semiconducteurs – Partie 6: Thyristors*

CEI 60747-7:2000, *Dispositifs à semiconducteurs – Partie 7: Transistors bipolaires*

CEI 60747-8:2000, *Dispositifs à semiconducteurs – Partie 8: Transistors à effet de champ*

CEI 60747-9:1998, *Dispositifs à semiconducteurs – Dispositifs discrets – Partie 9: Transistors bipolaires à grille isolée (IGBT)*

CEI 60749-5: *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 5: Essai continu de durée de vie sous température et humidité avec polarisation*

CEI 60749-6: *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 6: Stockage à haute température*

CEI 60749-10: *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 10: Chocs mécaniques*

CEI 60749-12: *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 12: Vibrations, fréquences variables*

CEI 60749-14: *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 14: Robustesse des sorties (intégrité des conducteurs)¹*

CEI 60749-15: *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 15: Résistance à la température de soudage pour dispositifs par trous traversants¹*

CEI 60749-21: *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 21: Brasabilité¹*

CEI 60749-25: *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 25: Variation rapide de température (air, air)¹*

CEI 60749-26: *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 26: Variation rapide de température (air, air)¹*

CEI 60749-36: *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 36: Accélération constante*

¹ En préparation

CEI 61287-1:1995, *Convertisseurs de puissance embarqués sur le matériel roulant – Partie 1: Caractéristiques et méthodes d'essais*²

ISO 1302:2002, *Spécification géométrique des produits (GPS) – Indication des états de surface dans la documentation technique de produits*

ISO 2768-2:1989, *Tolérances générales – Partie 2: Tolérances géométriques pour éléments non affectés de tolérances individuelles*

Withdrawn

² Une nouvelle édition est en cours de préparation.